

FICHE D'UNITÉ D'ENSEIGNEMENT

1. Données concernant le programme d'études

1.1	Établissement d'enseignement supérieur	Université Technique de Cluj-Napoca
1.2	Faculté	Électronique, Télécommunications et Technologie de l'Information
1.3	Département	Télécommunications
1.4	Domaine d'étude	Ingénierie Électronique, Télécommunications et Technologies de l'Information
1.5	Cycle d'études universitaires	Master
1.6	Intitulé du programme d'études /de la qualification	Traitement du signal et des images (en français)
1.7	Type de formation	FP – formation présentielle
1.8	Code de l'UE	11.00

2. Données concernant l'UE

2.1	Intitulé	Architectures reconfigurables pour le traitement du signal et des images									
2.2	Domaine d'études (subject area)	Ingénierie électronique, télécommunications et technologies de l'information									
2.3	Responsable de l'UE	Sl. Bogdan Belean - bogdan.belean@com.utcluj.ro									
2.4	Responsable applications (TDs et TPs)	Sl. Bogdan Belean - bogdan.belean@com.utcluj.ro									
2.5	Année d'études	I	2.6	Semestre	2	2.7	Méthode d'évaluation	Epreuve écrite (examen)	2.8	Régime de l'UE	DA/DI

3. Volume horaire estimée

3.1	Nombre d'heures par semaine	3	3.2	dont cours	2	3.3	applications	1
3.4	Nombre total d'heures dans le plan d'enseignement	42	3.5	dont cours	28	3.6	applications	14
Distribution du temps								Heures
Étude individuelle								14
Étude en utilisant le support et les notes de cours, manuels de spécialité et références bibliographiques								14
Documentation supplémentaire en bibliothèque, en utilisant des plateformes électroniques ou sur le terrain.								-
Préparation TDs/TPs, devoirs, rapports, projets, portefeuilles, essais								28
Tutorat								2
Evaluation								2
Autres activités								-
3.7	Nombre total d'heures étude individuelle	58						
3.8	Nombre total d'heures par semestre	100						
3.9	Nombre de crédits ECTS	4						

4. Pré-requis : (le cas échéant)

4.1	De curriculum	-
4.2	En compétences	-

5. Conditions (le cas échéant)

5.1	De déroulement du cours	Cluj-Napoca
5.2	De déroulement des applications	Cluj-Napoca

6. Compétences spécifiques

Compétences professionnelles	<p>C1 Application des connaissances de base, des concepts et des méthodes concernant l'architecture des systèmes informatiques, des microprocesseurs, des microcontrôleurs, des langages et des techniques de programmation.</p> <p>C1.1 Conception de blocs fonctionnels élémentaires pour les dispositifs logiques numériques.</p> <p>C1.2 Description d'architectures pour calcul spatial et temporel en utilisant VHDL.</p> <p>C1.3 Utilisation des outils pour la simulation d'architectures de calcul.</p> <p>C1.4 Utilisation de méthodes et d'outils spécifiques pour l'analyse des signaux</p>
Compétences transversales	<p>C2 Analyse méthodique des problèmes rencontrés dans l'activité, identifiant les éléments pour lesquels il existe des solutions établies, assurant ainsi l'accomplissement des tâches professionnelles.</p> <p>Adaptation aux nouvelles technologies, développement professionnel et personnel, grâce à une formation continue utilisant des sources de documentation imprimée, des logiciels spécialisés et des ressources électroniques en roumain et, au moins, dans une langue de circulation internationale.</p>

7. Objectifs d'apprentissage de l'UE (ressortant de la grille des compétences spécifiques)

7.1	Objectif général	Développement d'architectures logiques pour le traitement du signal et de l'image
7.2	Objectifs spécifiques	<ol style="list-style-type: none"> Utilisation du langage de description logique VHDL. Développement de circuits logiques séquentiels et compétitifs. Développement de machines d'état pour le contrôle des dispositifs périphériques. Développement d'architectures logiques pour les opérations de convolution appliquées aux images.

8. Contenu

8.1. Cours (syllabus)		Méthodes d'enseignement	Remarques
1	1. Cours d'introduction. Terminologie de base.	Enseignement direct, discussion	Plateforme TEAMS
2	2. Logique numérique. Éléments de l'algèbre booléenne. Circuits combinatoires et séquentiels.		
3	Le langage VHDL. Types de données, expressions, sous-programmes.		
4	Langage VHDL. Essentiellement. Processus, liste de sensibilité, déclaration et affectation des signaux.		

5	Machines d'État Finis : Mealy et Moore. Implémentation VHDL.		
6	Circuits arithmétiques logiques.		
7	Circuits logiques configurables - PAL, CPLD, FPGA. Fabricants.		
8	Mémoires conventionnelles et mémoires distribuées.		
9	Processeurs reconfigurables ; mis en œuvre dans la technologie FPGA.		
10	Systèmes à microprocesseurs en technologie FPGA.		
11	Architectures de type pipe-line implémentées dans FPGA.		
12	Modèles de traitement parallèle des données. Architectures SIMD et MIMD.		
13	Implémentation d'algorithmes en utilisant les ressources matérielles des FPGA.		
14	Développement des outils logiciels pour les architectures implémentez en outil lissant la technologie FPGA		
8.2. Applications (TPs) – modules de 2h tous les deux semaines		Méthodes d'enseignement	Remarques
1	TP 1 – Introduction. Familiarisation avec l'environnement Xilinx ISE et le langage VHDL en implémentant des circuits logiques séquentiels sur une plateforme Virtex 2 Professional.	Simulations, expériences	PC, IDE Anaconda
2	TP 2 - Machine d'état pour l'acquisition d'images sur une plateforme FPGA à l'aide de l'interface USB à usage général.		
3	TP 3 – Utilisation de la plate-forme FPGA Spartan pour implémenter un système avec un processeur MicroBlaze.		
4	TP 4 – Ajout de la propriété intellectuelle IP à un système de microprocesseur.		
5	TP 5 – Développement d'applications logicielles pour un système à microprocesseur.		
6	TP 6 - Dépannage matériel et logiciel pour les systèmes FPGA à microprocesseur		
7	TP 7 - Développement des architectures pour la convolution des images.		
8.3. Applications (projet)		Méthodes d'enseignement	Remarques
1	Projet individuels – rédaction d'un article scientifique portant sur une thématique individuelle		
<p>Références bibliographiques :</p> <p>1) Bogdan Belean: Application-Specific Hardware Architectures Design with VHDL, Springer Nature Publishing House, Cham Switzerland, 2018.</p> <p>2) Bogdan Belean, Raul Malutan, Monica Borda: Architectures reconfigurables pour le traitement du signal. First Edition edited by No. 15, Constantin Daicoviciu str., zip 400020, Cluj-Napoca, tel +40264-202 364, utpress@biblio.utcluj.ro, 10/2013; UTPress., ISBN: 978-973-662-870-2.</p> <p>3) Bogdan Belean, Monica Borda, Adrian Bot, Sergiu Nedevschi: Low Complexity Approach for High Throughput Belief-Propagation based Decoding of LDPC Codes. Advances in Electrical and Computer Engineering 12/2013; 12(4):69-72.</p> <p>4) Bogdan Belean, Monica Borda, Bertrand Le Gal, Romulus Terebes: FPGA based system for automatic cDNA microarray image processing. Computerized medical imaging and graphics: the official journal of the Computerized Medical Imaging Society 03/2012; 36(5):419-29. 3. Image numérique couleur : de l'acquisition au traitement : cours, A Trémeau et al. Dunod, 2004</p>			

9. Corroboration du contenu de la discipline avec les attentes des représentants de la communauté, des associations professionnelles et des employeurs dans le domaine lié au programme

Les compétences acquises sont requises pour les spécialistes travaillant dans le domaine du développement des solutions pour le traitement des images ou des séquences vidéo, pour le filtrage, la restauration, la segmentation ou la détection d'objets.

10. Évaluation

Type d'activité	10.1	Critères d'évaluation	10.2	Méthode d'évaluation	10.3	Pourcentage de la note finale
Cours	10.4	Assimilation des connaissances présentes en cours		Epreuve pratique (E) questionnaire à choix multiples		50%
Applications	10.5	Assimilation des compétences acquises en cours et TP		Soutenance projet (P)		50%

10.6 Normes minimales de performance

Niveau qualitatif

Connaissances minimales :

- Connaissance de la méthodologie pour le développement de circuits logiques numériques.
- Connaissance des problèmes spécifiques posés en le développement d'architectures pour le traitement du signal et des images en utilisant le langage VHDL.

Compétences minimales :

- Développement d'architectures informatiques visant une vitesse d'exécution accrue, utilisant la technologie FPGA.

Niveau quantitatif

- Effectuer tous les TPs
- Note examen au minimum 4.
- Note pour la discipline calculée utilisant la formule : $0.5 * E + 0.5 * P$

Date de remplissage	Responsable des applications	Responsable du cours
19.06.2023	Bogdan Belean, eng.	Bogdan Belean, eng.

Date d'avis en département 11.07.2023	Directeur du département Virgil Dobrotă, Professeur des universités
Date d'avis par le Conseil de la Faculté d'Electronique, Telecommunications et Technologie de l'Information 12.07.2023	Doyen Ovidiu Pop, Professeur des universités